

DEPARTEMENT RESPONSABLE DE LA FORMATION : GEII

DIPLOME (DUT OU LP) : B.U.T GEII

ANNEE D'ETUDE - SEMESTRE : B.U.T 1 – S2

NOTE : /20

ANNEE UNIVERSITAIRE : 2023-2024

<u>NOM</u>	<u>Prénom</u>	<u>N° de place</u>	<u>Groupe</u>	<u>Signature de l'étudiant(e)</u>

Automatismes 2 Partie 1

DATE : jeudi 15 février 2024

DUREE DE L'EPREUVE : 1H 30

NATURE DE L'EPREUVE (Questions, QCM,...) : DS

NOM DE L'ENSEIGNANT RESPONSABLE : M. Vieira

DOCUMENTS ET/OU MATERIELS AUTORISES :

	AUTORISATION	
	OUI	NON
- Tous documents		X
- Calculatrice		X
- 1 feuille A4 recto-verso de notes et formules personnelles	X	

COMMENTAIRES : **Répondre directement sur la feuille.**
Le barème est donné à titre indicatif

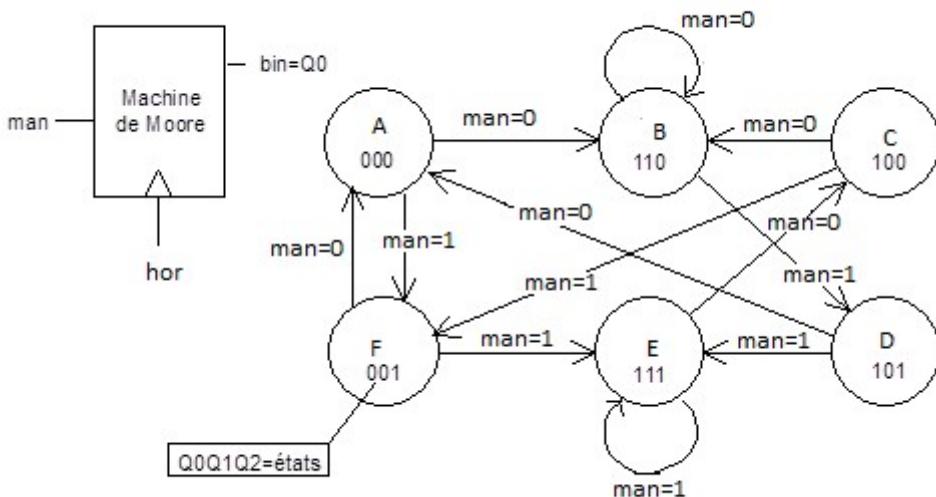
SIN 2 Systèmes séquentiels

Exercice 1

5 pts

Un système séquentiel est décrit sous forme d'une machine à états de Moore de la façon suivante. (cf diagramme des états ci-dessous).

La variable **man** représente une entrée (actif à l'état H) et la sortie est appelée **bin**.



SYNTHESE DE LA MACHINE :

On utilise pour coder les états internes trois bascules D de sorties Q0, Q1 et Q2. Le codage proposé des états internes **permet d'utiliser Q0 pour générer la sortie bin**.

Le codage de chaque état est imposé ainsi par exemple pour l'état C, le codage proposé 100 correspond à Q0=1, Q1=0 et Q2=0.

- 1) Compléter la table de vérité suivante donnant les valeurs de Q0+, Q1+ et Q2+ (états futurs de Q0, Q1 et Q2) en fonction de man, Q0, Q1 et Q2. Si l'état est indéterminé alors on mettra la ou les sorties à X.

man	Q0	Q1	Q2	Q0+	Q1+	Q2+
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	1	0			
1	1	1	1			

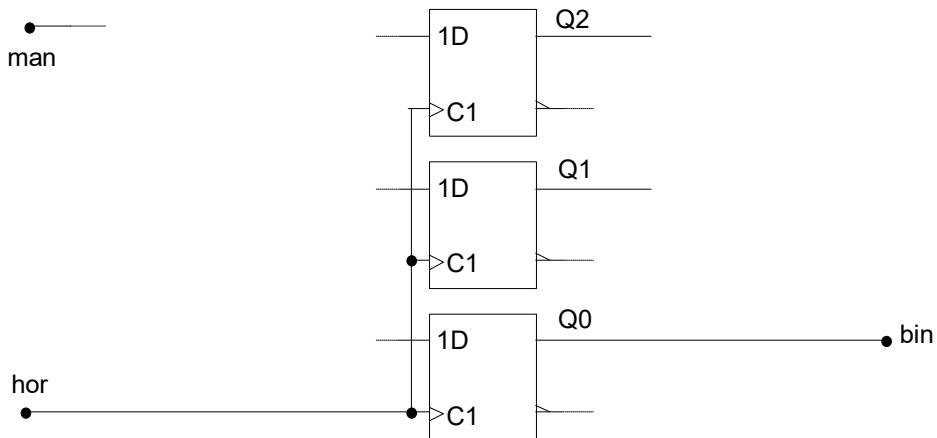
- 2) Déterminer les équations **SIMPLIFIEES** des fonctions Q0+, Q1+ et Q2+ en privilégiant l'utilisation de l'opérateur ou exclusif \oplus :

$$Q0+=$$

$$Q1+=$$

$$Q2+=$$

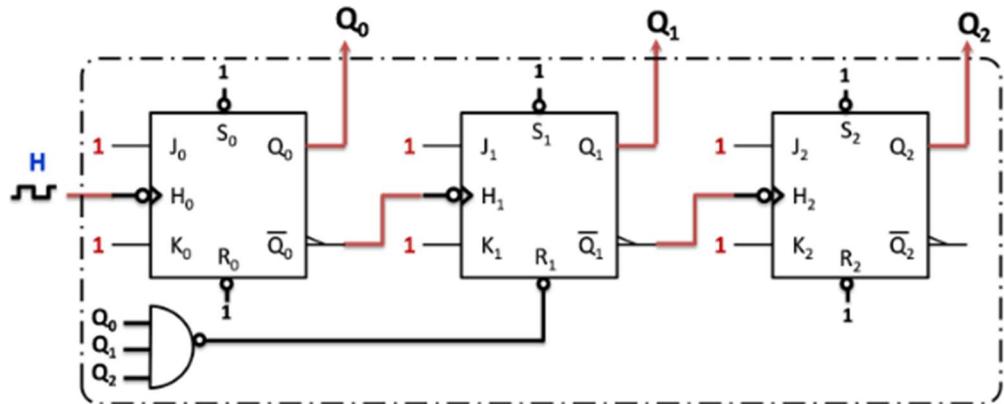
- 3) Compléter le schéma structurel :



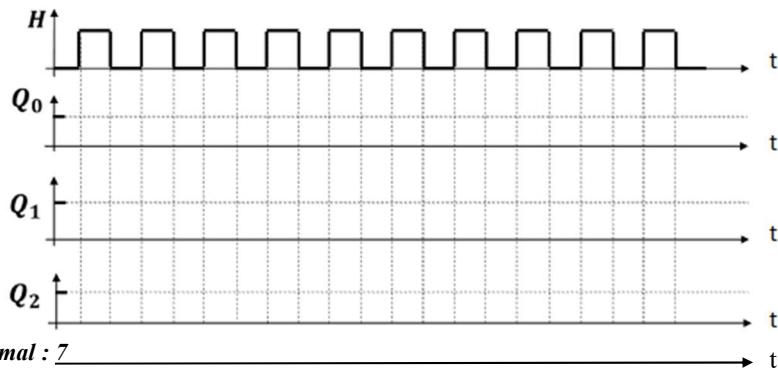
Exercice 2

6 pts

Soit le montage de la figure ci-dessous,



- 1) Quel type de bascule est utilisé dans ce montage ? Selon quel type de synchronisation fonctionne cette bascule ?
- 2) Sur quel mode de fonctionnement sont les 3 bascules ?
- 3) Sachant que les entrées S_i et R_i sont asynchrones, expliquer leur rôle et leurs conditions d'activation.
- 4) Quelle est l'équation logique de R_1 ?
- 5) Le fonctionnement de ces bascules est-il synchrone ou asynchrone ? Justifier votre réponse.
- 6) Compléter le chronogramme suivant sachant qu'à l'état initial $Q_0=Q_1=Q_2=1$. Indiquer sur la dernière ligne du chronogramme l'évolution de l'équivalent décimal des sorties $Q_2Q_1Q_0$ en considérant Q_2 comme le poids fort et Q_0 comme le poids faible.



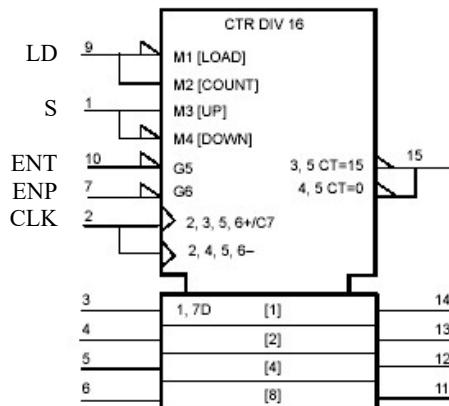
- 7) Proposer un nom de système séquentiel à ce montage.

Exercice 3

9 pts

Partie 1 : Analyse de symbole normalisé

Soit le symbole du 74LVC169 donné ci-après.



Pour répondre aux questions vous pouvez utiliser les numéros des pattes (numéros situés à l'extérieur du circuit).

1) Que signifie "CTR DIV 16" ?

2) A quelle(s) condition(s) a-t-on un chargement parallèle ?

3) A quelle(s) condition(s) la sortie du compteur est-elle incrémentée ?

4) A quelle(s) condition(s) la patte 15 est-elle active ?

5) Compléter la table des modes de fonctionnement ci-dessous du composant 74LVC169.

LD	S	ENT	ENP	Mode de fonctionnement
L	L	L	L	
L	L	L	H	
H	L	L	L	
H	H	L	H	
H	H	L	L	

Partie 2 : Synthèse de compteur synchrone

L'objectif est de réaliser un **compteur synchrone binaire modulo 40**.

- 1)** Vous avez à disposition que 2 types de compteurs : 74ALS162 et 74ALS163 dont les symboles normalisés sont donnés en annexe. Lequel faut-il utiliser ? En combien d'exemplaires ? Justifier votre réponse.
- 2)** Donner les valeurs minimale et maximale du cycle de fonctionnement choisies pour obtenir le compteur modulo 40

Valeur minimale en décimal = et en binaire naturel = 0b.....

Valeur maximale en décimal = et en binaire naturel = 0b.....

- 3)** Proposer une réalisation du compteur binaire synchrone modulo 40 utilisant le(s) compteur(s) choisi(s) et des portes logiques élémentaires.

Annexe

