DEPARTEMENT RESPONSABLE DE LA FORMATION : GEII

DIPLOME (DUT OU LP) : B.U.T GEII
ANNEE D'ETUDE - SEMESTRE : B.U.T 1 – S2

NOTE : /20

ANNEE UNIVERSITAIRE : 2025-2026

NOM	**Prénom**	**N° de place**	**Groupe**	**Signature de l'étudiant(e)**

Automatismes 2 Partie 1

DATE : jeudi 5 février 2026

DUREE DE L'EPREUVE : 1H 30

NATURE DE L'EPREUVE (Questions, QCM,…) : DS

NOM DE L'ENSEIGNANT RESPONSABLE : M. Vieira

DOCUMENTS ET/OU MATERIELS AUTORISES :

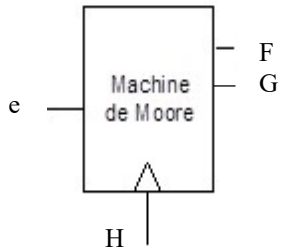
	AUTORISATION	
	OUI	NON
- Tous documents		X
- Calculatrice		X
- 1 feuille A4 recto-verso de notes et formules personnelles	X	

COMMENTAIRES : ***Répondre directement sur la feuille.***

DS SIN 2
Systèmes séquentiels

Exercice 1

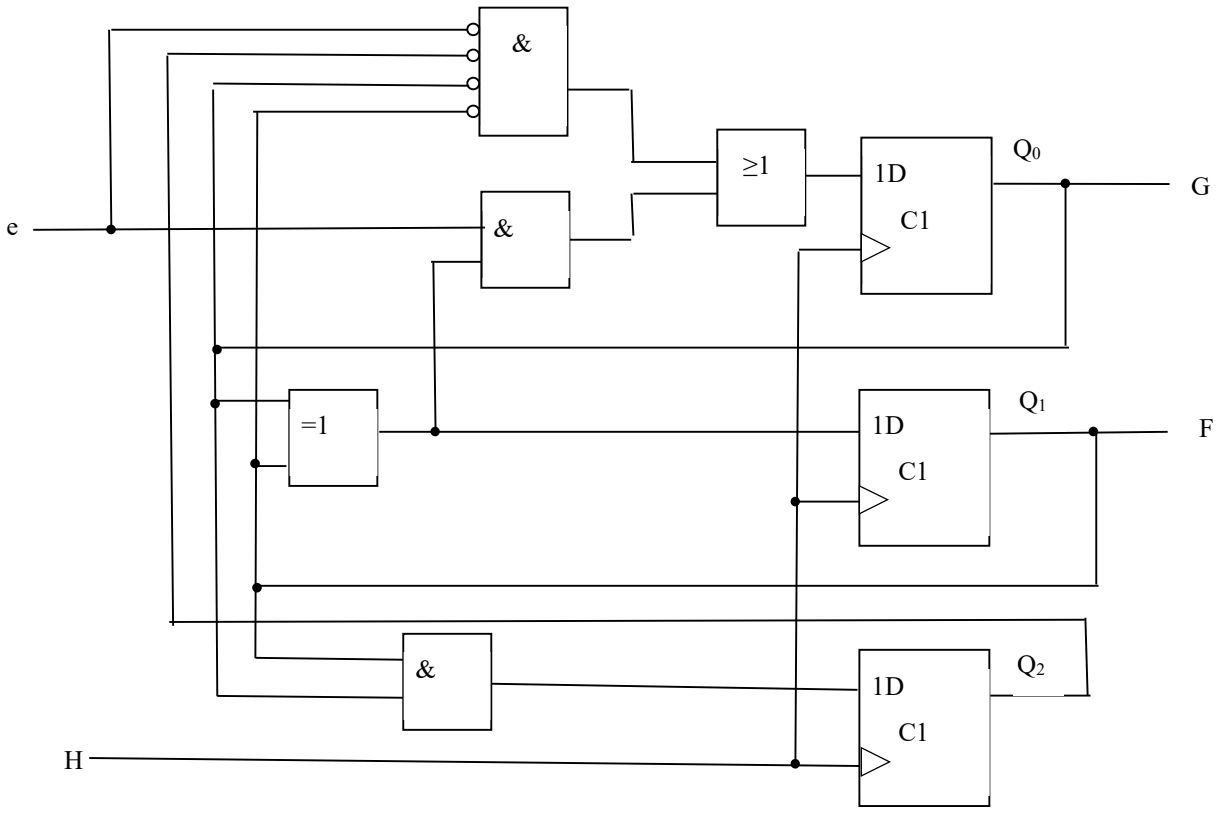
Un système séquentiel est décrit sous forme de la machine à états de Moore suivante :



La variable **e** représente une entrée de donnée, H est un signal d'horloge actif sur front montant et les sorties sont nommées F et G.

La synthèse de cette machine de Moore a été réalisée à partir d'un graphe composé de 5 états différents numérotés de 0 à 4. Elle utilise donc pour coder les états internes trois bascules D de sorties Q0, Q1 et Q2. Le codage de chaque état est imposé par le numéro de l'état ainsi, par exemple, pour l'état S3, le codage de l'état correspond à Q2=0, Q1=1 et Q0=1.

Le schéma structurel correspondant à la machine à états est le suivant :



1) D'après le schéma structurel de la machine de Moore, déterminer les équations des sorties F et G en fonction de l'état présent codé avec Q0, Q1 et Q2 :

F =

G =

2) En déduire la table de vérité des sorties F et G en fonction de Q0, Q1 et Q2 codant les états présents

Etat	Q2	Q1	Q0	F	G
S0					
S1					
S2					
S3					
S4					

3) D'après le schéma structurel de la machine de Moore, déterminer les équations des états futurs Q0+, Q1+ et Q2+ :

Q0+ =

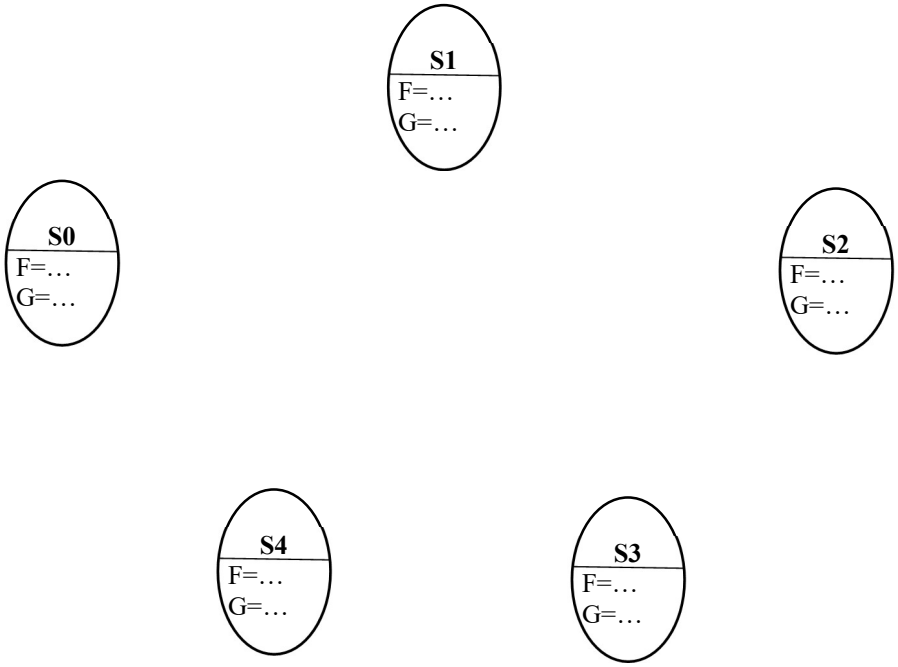
Q1+ =

Q2+ =

4) Compléter la table de vérité suivante donnant les valeurs de Q0+, Q1+ et Q2+ en fonction de l'entrée e et des états présents Q0, Q1 et Q2.

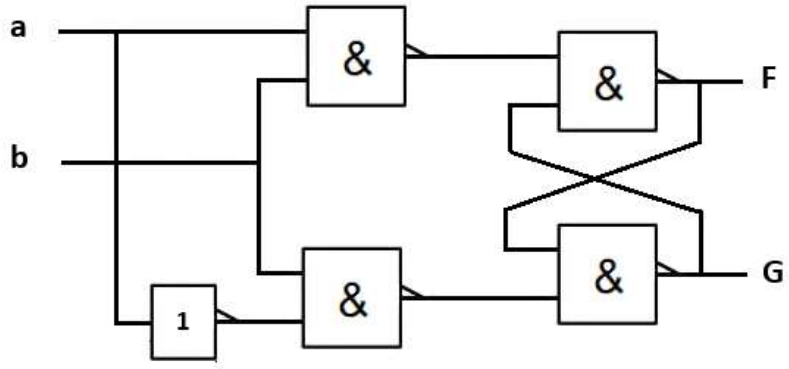
e	Q2	Q1	Q0	Q2+	Q1+	Q0+
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			

5) En déduire le graphe d'états correspondant au schéma structurel. Vous devrez compléter les valeurs de sorties F et G dans les 5 états et ajouter les transitions.



Exercice 2

On réalise le montage suivant avec des portes logiques :



1) A partir du schéma logique, déterminer les équations logiques des sorties F et G en fonction des entrées a, b et des états précédents des sorties F_0 et G_0

F =

G =

2) En utilisant le théorème de De Morgan, simplifier l'expression de F et G :

F =

G =

3) Supposons que **b = 0**, déterminer les sorties en utilisant vos équations ou le schéma :

si **a = 0**, F= …… et G = ……..

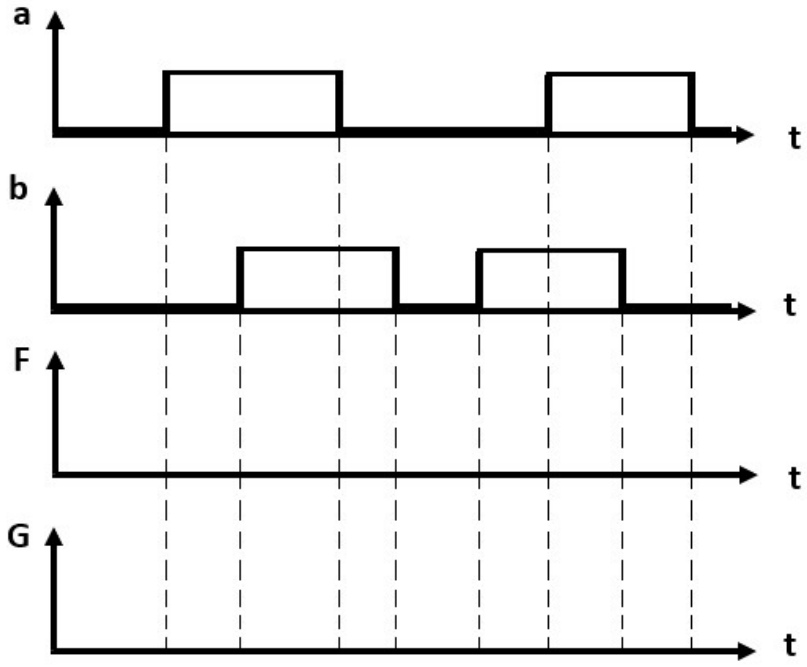
si **a = 1**, F= …… et G = ……..

4) Supposons que **b = 1**, déterminer les sorties en utilisant vos équations ou le schéma :

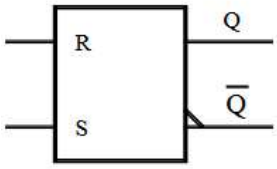
si **a = 0**, F= …… et G = ……..

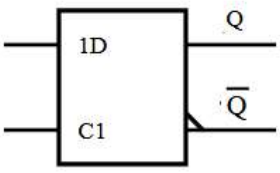
si **a = 1**, F= …… et G = ……..

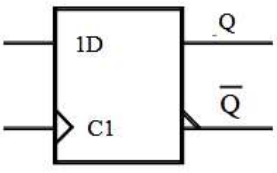
5) Compléter le chronogramme du fonctionnement de ce montage sachant qu'à t=0 **F=0 et G=1** :



6) A quelle bascule le montage précédent correspond-t-il ? Faites correspondre les entrées et les sorties du montage précédent aux entrées et sorties de la bascule adéquate pour obtenir un fonctionnement similaire.



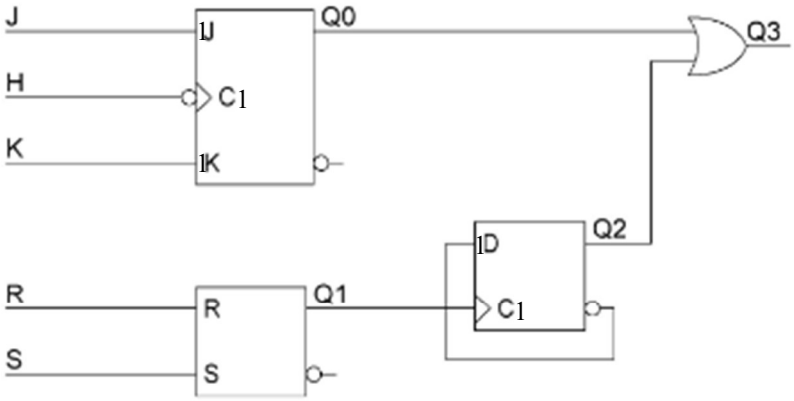


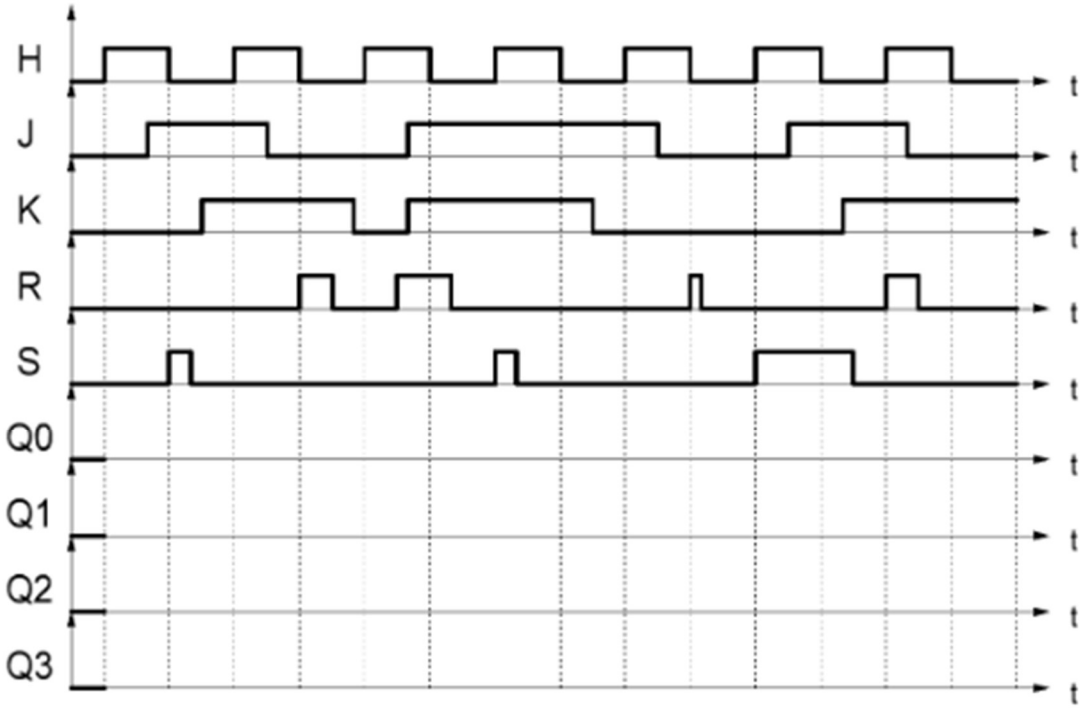


Exercice 3

Partie A :

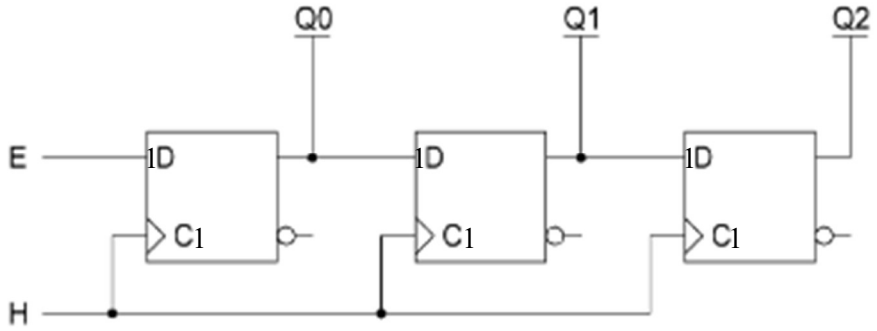
Compléter le chronogramme de Q0, Q1, Q2, Q3 en fonction du montage suivant :



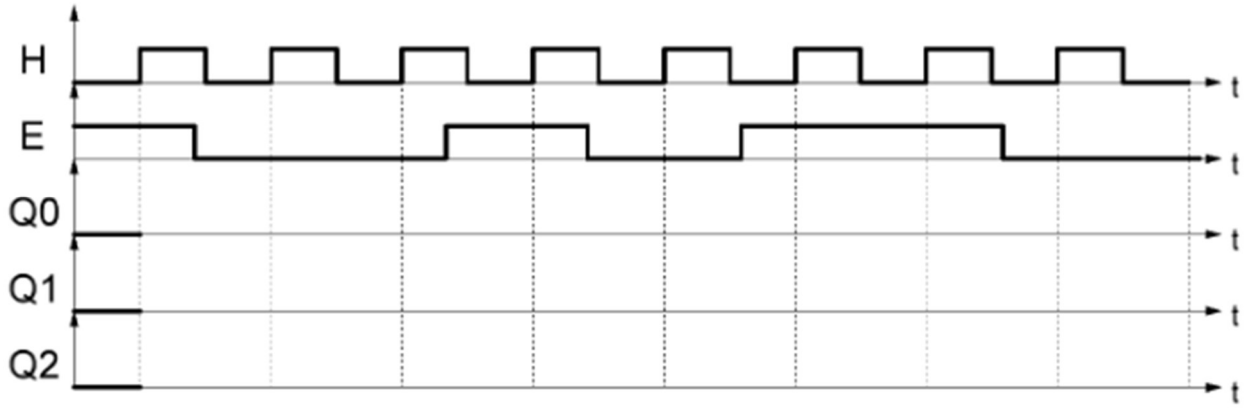


Partie B :

Soit le montage ci-dessous,



1) Compléter le chronogramme suivant :

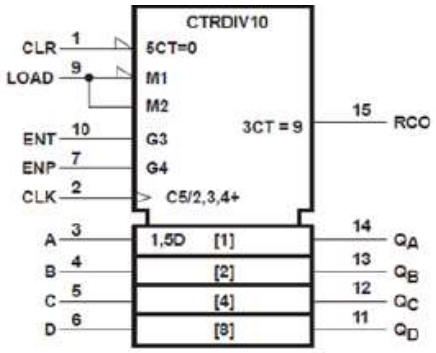
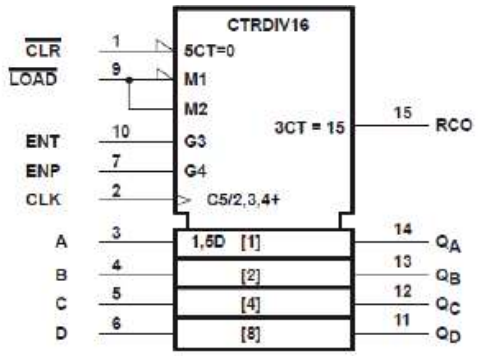


2) Que fait le montage ?

Exercice 4

L'objectif de l'exercice est de réaliser un **compteur synchrone BCD** dont le cycle de fonctionnement va de **23 à 54.**

1) Vous avez à disposition que 2 types de compteurs : 74ALS162 et 74ALS163 dont les symboles normalisés sont donnés en page suivante. Lequel faut-il utiliser ? En combien d'exemplaires ? Justifier votre réponse.

74 ALS162	74 ALS163
	

2) Donner les valeurs minimale et maximale du cycle de fonctionnement en BCD

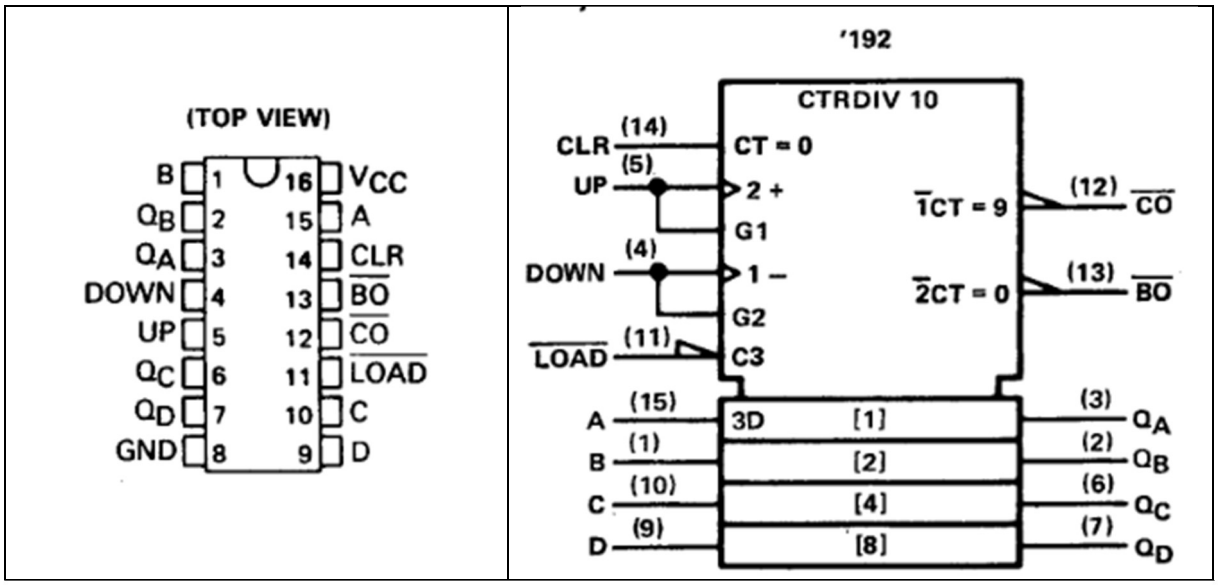
Valeur minimale en BCD =……

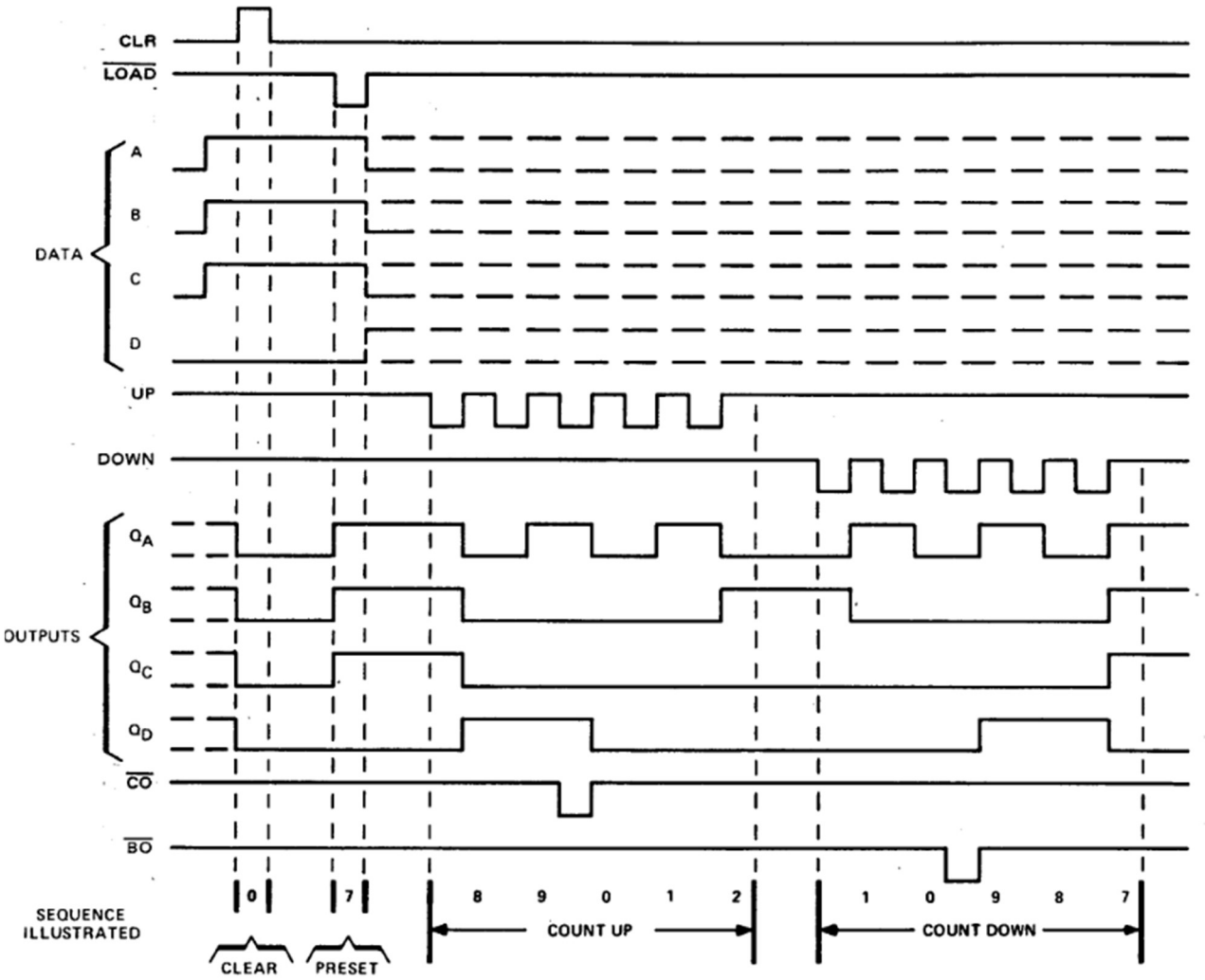
Valeur maximale en BCD =……

3) Proposer une réalisation du compteur utilisant le(s) compteur(s) choisi(s) et des portes logiques élémentaires. Vous devrez faire en sorte que la remise à zéro (reset) soit désactivée.

Exercice 5

Soit le circuit intégré 74192 avec sa représentation symbolique normalisée IEEE et dont un chronogramme de fonctionnement est donné ci-dessous :





1) Que représente ce composant (barrer ce qui est faux) ?

Registre à décalage – Compteur binaire – Compteur BCD
Décompteur binaire – Décompteur BCD

2) En analysant le chronogramme et la représentation normalisée du composant, donner le rôle de chaque mode de fonctionnement dans le tableau suivant

   Pour chaque mode de fonctionnement en plus du rôle, vous devrez préciser **s'il est asynchrone ou synchrone en indiquant, dans ce cas, sur quel signal se fait cette synchronisation.**

CLR	$\overline{\text{LOAD}}$	UP	DOWN	Mode de fonctionnement
1	X	X	X	
0	0	X	X	
0	1	1	1	
0	1	↑	1	
0	1	1	↑	