

# Corrigé DS SIN 1 – 2024-25

## 1. NUMERATIONS et OPERATIONS : / 9.5 pts

### 1.1 La région Franche-Comté (/3 pts)

Compléter le tableau suivant : il s'agit de 4 nombres entiers **non signés** sur 8 bits correspondant aux départements de la région Franche-Comté.

BCD : binary coded decimal

Compter 0.25 pt par réponse

| Département           | Binaire naturel | hexadécimal | décimal | BCD       |
|-----------------------|-----------------|-------------|---------|-----------|
| Doubs                 | 0001 1001       | 19          | 25      | 0010 0101 |
| Haute-Saône           | 0100 0110       | 46          | 70      | 0111 0000 |
| Jura                  | 0010 0111       | 27          | 39      | 0011 1001 |
| Territoire de Belfort | 0101 1010       | 5A          | 90      | 1001 0000 |

### 1.2 Représentation des entiers signés (/3.5 pts)

Compter 0.25 pt par réponse

Sachant que les entiers signés sont **codés sur 6 bits** et sont représentés en complément à 2 :

- a) Quel est le code de l'entier **positif le plus petit** et son équivalent en décimal et hexadécimal ?

Code binaire = **00 0000**      Décimal = **0**      Hexadécimal = **00**

- b) Quel est le code de l'entier **positif le plus grand** et son équivalent en décimal et hexadécimal ?

Code binaire = **01 1111**      Décimal = **31**      Hexadécimal = **1F**

- c) Quel est le code de l'entier **négatif le plus petit** et son équivalent en décimal et hexadécimal ?

Code binaire = **10 0000**      Décimal = **-32**      Hexadécimal = **20**

- d) Quel est le code de l'entier **négatif le plus grand** et son équivalent en décimal et hexadécimal ?

Code binaire = **11 1111**      Décimal = **-1**.....      Hexadécimal = **3F**

- e) Quel est le code binaire de -15 et son équivalent en hexadécimal ?

Code binaire = **11 0001**      Hexadécimal = **31**

### 1.3 Additions en complément à deux (/ 3 pts)

- Effectuer les opérations suivantes qui correspondent à la somme d'entiers signés **codés sur 6 bits en complément à deux**. Donner l'équivalent de l'opération complète en hexadécimal (0x), en décimal (d) et en binaire (0b).
- Indiquer pour chaque opération l'état des indicateurs (flags) : **N** (résultat négatif), **Z** (résultat égal à 0), **C** (retenue = carry), **V** (dépassement = overflow). On entourera l'indicateur s'il est à 1.

a) **Addition 1 :**

$$\begin{array}{r} \text{0b} \\ 010110 \\ + 101101 \\ \hline 000011 \end{array}$$

$$\begin{array}{r} \text{0x} \\ 16 \\ + 2D \\ \hline 03 \end{array}$$

$$\begin{array}{r} \text{d} \\ 22 \\ + -19 \\ \hline 3 \end{array}$$

|   |   |   |          |
|---|---|---|----------|
| N | Z | V | <b>C</b> |
|---|---|---|----------|

b) **Addition 2 :**

$$\begin{array}{r} \text{0b} \\ 011101 \\ + 011010 \\ \hline 110111 \end{array}$$

$$\begin{array}{r} \text{0x} \\ 1D \\ + 1A \\ \hline 37 \end{array}$$

$$\begin{array}{r} \text{d} \\ 29 \\ + 26 \\ \hline -9 \text{ ou } 55 \end{array}$$

|          |   |          |   |
|----------|---|----------|---|
| <b>N</b> | Z | <b>V</b> | C |
|----------|---|----------|---|

c) **Addition 3 :**

$$\begin{array}{r} \text{0b} \\ 101111 \\ + 010001 \\ \hline 000000 \end{array}$$

$$\begin{array}{r} \text{0x} \\ 2F \\ + 11 \\ \hline 00 \end{array}$$

$$\begin{array}{r} \text{d} \\ -17 \\ + 17 \\ \hline 0 \end{array}$$

|   |          |   |          |
|---|----------|---|----------|
| N | <b>Z</b> | V | <b>C</b> |
|---|----------|---|----------|

## 2. REALISATION D'UN TRANSCODEUR BCD VERS CODE A EXCES de 3 (/6 pts)

Le transcodeur BCD vers le code à excès de 3 (XS 3) réalise le codage d'un mot codé en BCD sur 4 bits E3E2E1E0 vers un mot de 4 bits S3S2S1S0 codé en code à excès de 3 (XS3).

**Table de vérité :**

| Chiffre<br>décimal | E3 | E2 | E1 | E0 | S3 | S2 | S1 | S0 |
|--------------------|----|----|----|----|----|----|----|----|
| 0                  | 0  | 0  | 0  | 0  | 0  | 0  | 1  | 1  |
| 1                  | 0  | 0  | 0  | 1  | 0  | 1  | 0  | 0  |
| 2                  | 0  | 0  | 1  | 0  | 0  | 1  | 0  | 1  |
| 3                  | 0  | 0  | 1  | 1  | 0  | 1  | 1  | 0  |
| 4                  | 0  | 1  | 0  | 0  | 0  | 1  | 1  | 1  |
| 5                  | 0  | 1  | 0  | 1  | 1  | 0  | 0  | 0  |
| 6                  | 0  | 1  | 1  | 0  | 1  | 0  | 0  | 1  |
| 7                  | 0  | 1  | 1  | 1  | 1  | 0  | 1  | 0  |
| 8                  | 1  | 0  | 0  | 0  | 1  | 0  | 1  | 1  |
| 9                  | 1  | 0  | 0  | 1  | 1  | 1  | 0  | 0  |

- Donner l'équation logique simplifiée de S0 directement à partir de la table de vérité.  
D'après la table de vérité,  **$S0 = \overline{E0}$**  (sur 0.5 pt compter faux si pas simplifié)
- Donner les équations logiques simplifiées de S1, S2 et S3 par tableaux de Karnaugh en indiquant les regroupements de 1 utilisés  
**Compter 1 pt par sortie si elle est bien simplifiée,**  
**Compter 0.5 pt si mal simplifiée mais juste**

**Tableau de Karnaugh de S1**

| E3E2 \ E1E0 | 00 | 01 | 11 | 10 |
|-------------|----|----|----|----|
| 00          | 1  | 0  | 1  | 0  |
| 01          | 1  | 0  | 1  | 0  |
| 11          | X  | X  | X  | X  |
| 10          | 1  | 0  | X  | X  |

**Tableau de Karnaugh de S2**

| E3E2 \ E1E0 | 00 | 01 | 11 | 10 |
|-------------|----|----|----|----|
| 00          | 0  | 1  | 1  | 1  |
| 01          | 1  | 0  | 0  | 0  |
| 11          | X  | X  | X  | X  |
| 10          | 0  | 1  | X  | X  |

$$S1 = \overline{E1} \cdot \overline{E0} + E1 \cdot E0 = E1 : +: \overline{E0}$$

$$S2 = \overline{E2} \cdot E0 + \overline{E2} \cdot E1 + E2 \cdot \overline{E1} \cdot \overline{E0}$$

**Tableau de Karnaugh de S3**

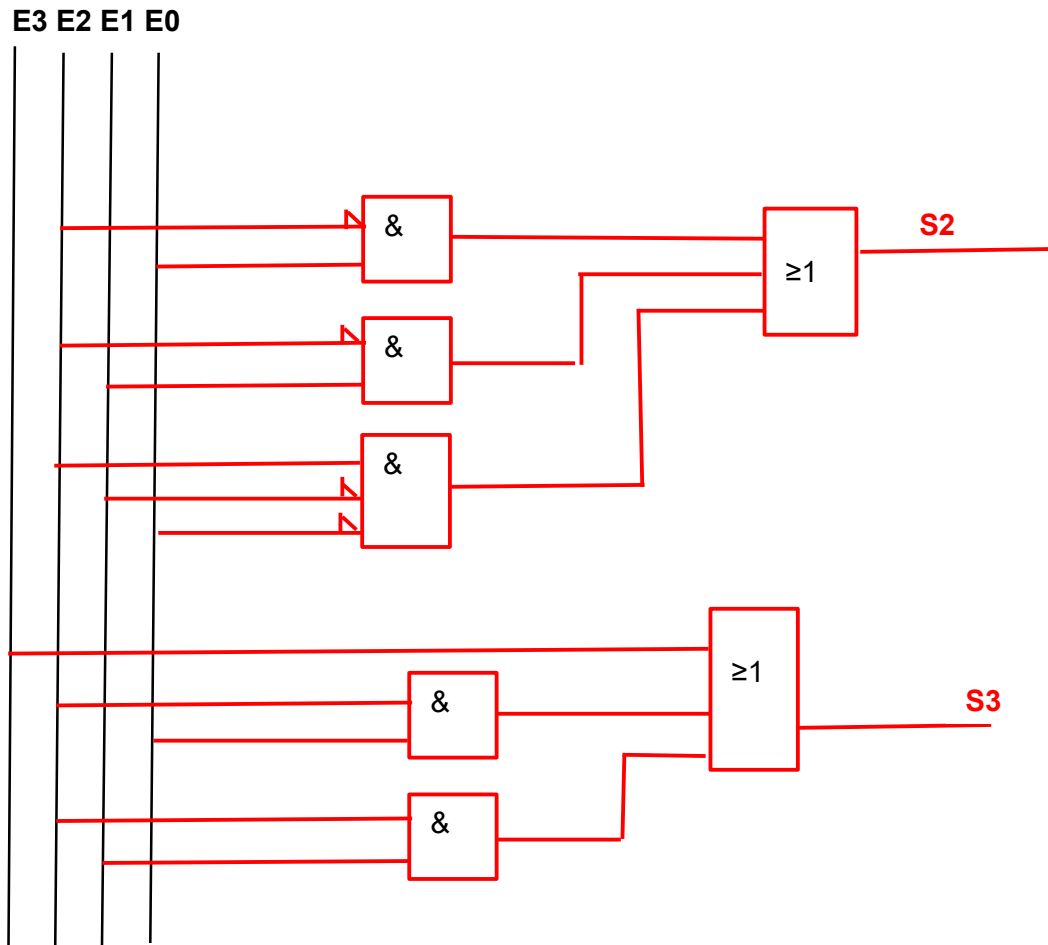
| E3E2 \ E1E0 | 00 | 01 | 11 | 10 |
|-------------|----|----|----|----|
| 00          | 0  | 0  | 0  | 0  |
| 01          | 0  | 1  | 1  | 1  |
| 11          | X  | X  | X  | X  |
| 10          | 1  | 1  | X  | X  |

$$S3 = E3 + E2 \cdot E0 + E2 \cdot E1$$

3. Proposer un logigramme permettant de réaliser S2 et S3 à partir des 4 entrées E0, E1, E2 et E3 en utilisant des circuits élémentaires NON, ET, OU, OU exclusif.

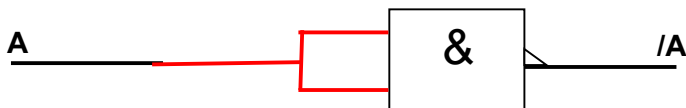
**Compter 0.5 pt par sortie**

**Compter 0.25 pt si logigramme correct sur une équation fausse par sortie**



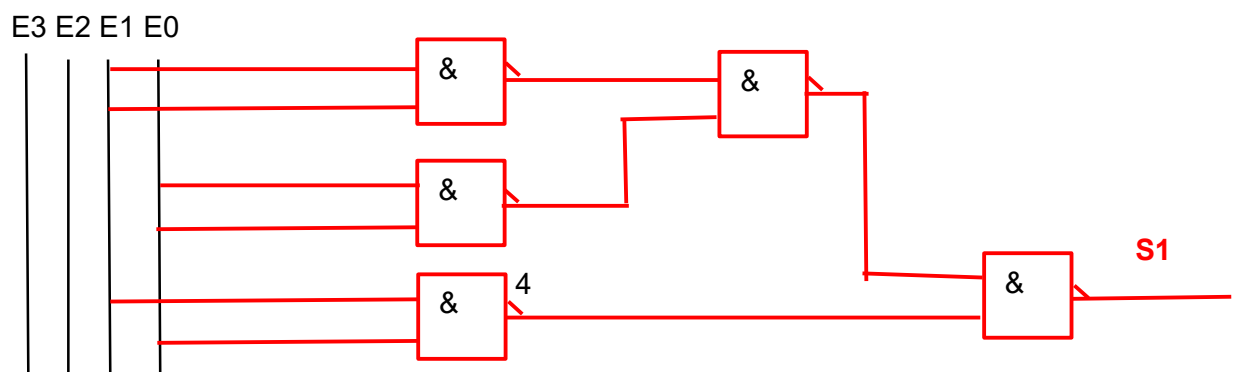
4. Compléter le câblage ci-dessous d'une porte NON-ET (NAND) à 2 entrées permettant de complémenter une variable logique A.

**sur 0.5 pt**



5. Proposer un logigramme permettant de réaliser S1 à partir des 4 entrées E0, E1, E2 et E3 en utilisant que des portes NON-ET (NAND) à 2 entrées.

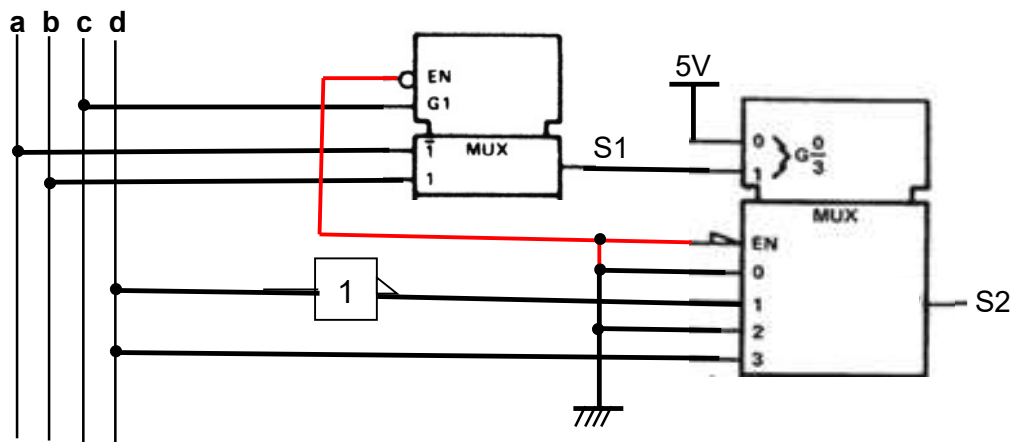
$$S1 = \overline{E1 \cdot E0 \cdot E1 \cdot E0}$$



### 3. ETUDE D'UN LOGIGRAMME :

/4.5 pts

Soit le logigramme suivant :



1. A quoi faut-il connecter les entrées de validation des 2 multiplexeurs pour qu'ils fonctionnent ? Compléter le logigramme en conséquence.

**Il faut connecter les entrées de validation à la masse car elles sont actives niveau L**  
**Sur 0.5 pt**

2. Donner l'expression algébrique de S1 en fonction de a, b et c

$$S1 = \bar{c} \cdot a + c \cdot b \quad \text{sur 1 pt}$$

3. Donner l'expression algébrique de S2 en fonction de S1 et d.

$$S2 = \bar{S1} \cdot \bar{d} + S1 \cdot d \quad \text{sur 1 pt}$$

4. Compléter le chronogramme d'abord de S1 étant donné l'évolution au cours du temps des entrées a, b et c puis compléter le chronogramme de S2 étant donné l'évolution en cours du temps de S1 et d

**Compter 1 pt par sortie**

